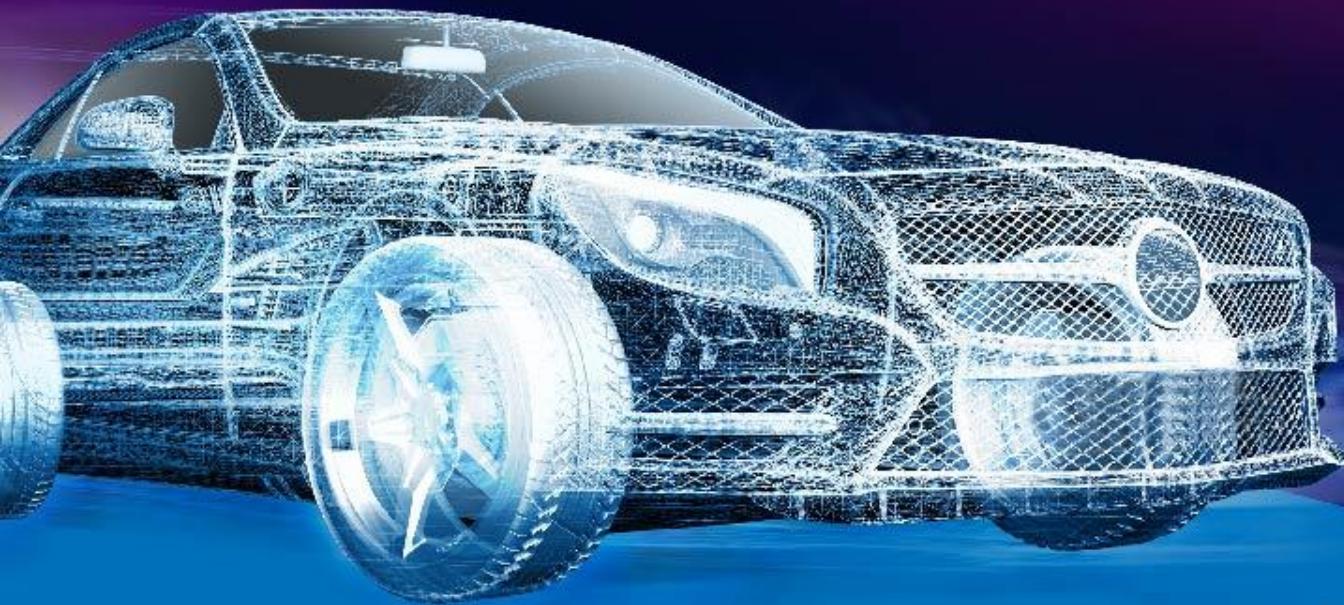




宜特科技(iST) 2025Q3 Investor Conference



CONFIDENTIAL DOCUMENT. DO NOT COPY OR DISTRIBUTE.

免責聲明

SAFE HARBOR NOTICE



本簡報及同時發佈之相關訊息包含財務、市場暨產品業務等預測性資訊。本公司未來實際發生的營運結果及財務狀況可能與這些預測性資訊所明示或暗示的預估有所差異，其原因可能來自於各種本公司所不能掌控的風險。這些預估及展望的訊息，反應本公司截至目前為止對於未來的看法，本公司並不負責隨時提醒或更新。

- **iST's statements of its current expectations are forward-looking statements subject to significant risks and uncertainties and actual results may differ materially from those contained in the forward-looking statements.**
- **Information as to those factors that could cause actual results to vary can be found in iST's Annual Report and such other documents as iST may file with, or submit to, the Taipei Exchange from time on time.**
- **Except as required by law, we undertake no obligation to update any forward-looking statement, whether as a result of new information, future events, or otherwise.**

2025Q3法說會摘要



壹、2025年Q3財務結果
貳、SP0現金增資說
參、宜特科技兩項嶄新技術服務
「矽光子暨CPO驗證方案」與
「2奈米ALD新材料驗證平台」
分享



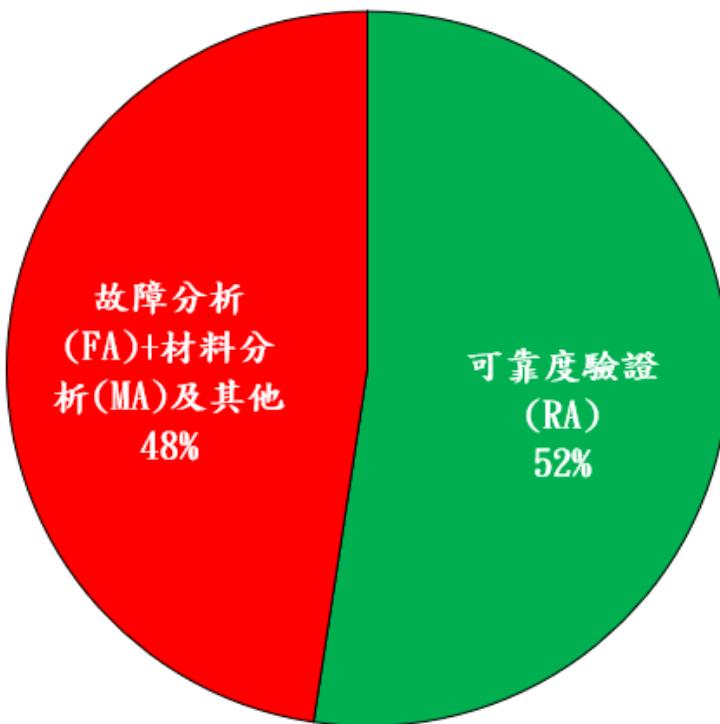
壹、2025年Q3財務結果

營收比重

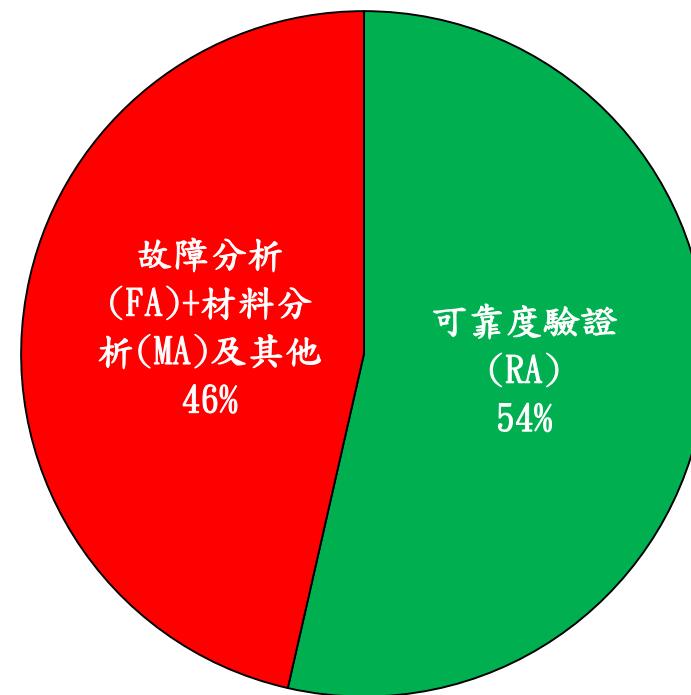
2024年 – 2025Q3



2024年



2025Q3



綜合損益表摘要(季度)

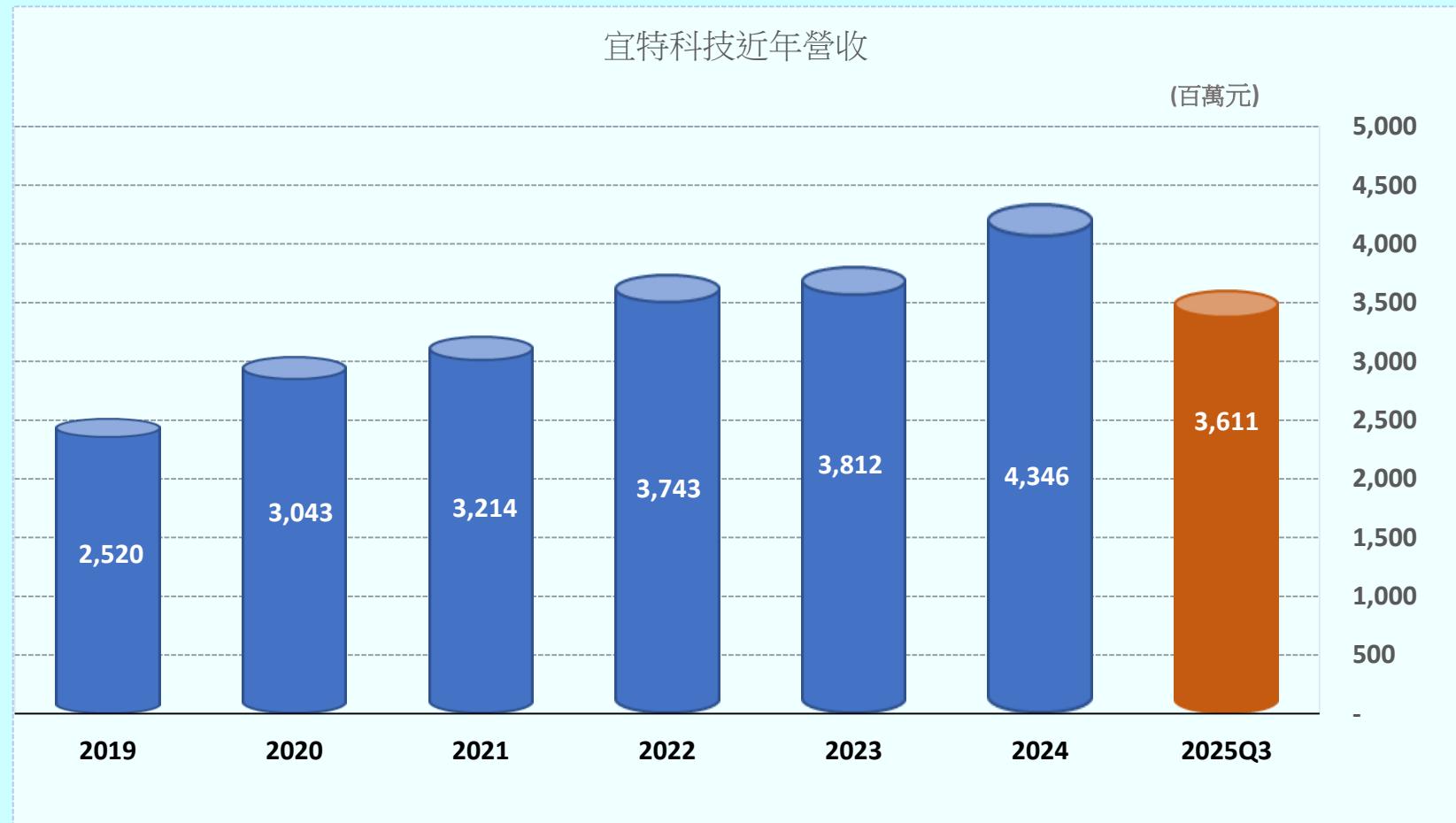


單位：新台幣百萬元

Unit : In Millions of New Taiwan Dollars

	2025Q3		2025Q2		QoQ		2024Q3		YoY	
					amt	g%			amt	g%
	Operating revenue	1,276	100%	1,204	100%	72	6%	1,116	100%	160
營業成本Operating Costs	964	76%	878	73%	86	10%	781	70%	183	23%
營業毛利Gross profit from operations	312	24%	326	27%	-14	-4%	335	30%	-23	-7%
營業費用Operation expenses	228	18%	238	20%	-10	-4%	216	19%	12	6%
營業淨利Net operating income	84	7%	88	7%	-4	-5%	119	11%	-35	-29%
營業外收(支)Total non-operating income and expenses	12	1%	32	3%	-20	-63%	-8	-1%	20	250%
本期淨利(歸屬於母公司本期淨利(損)Profit(loss)attributable to Owners of patent	74	6%	111	9%	-37	-33%	85	8%	-11	-13%
基本每股盈餘(新台幣元) EPS(NT Dollar)	1.00		1.50		-0.5	-33%	1.15		-0.15	-13%

宜特科技年營收

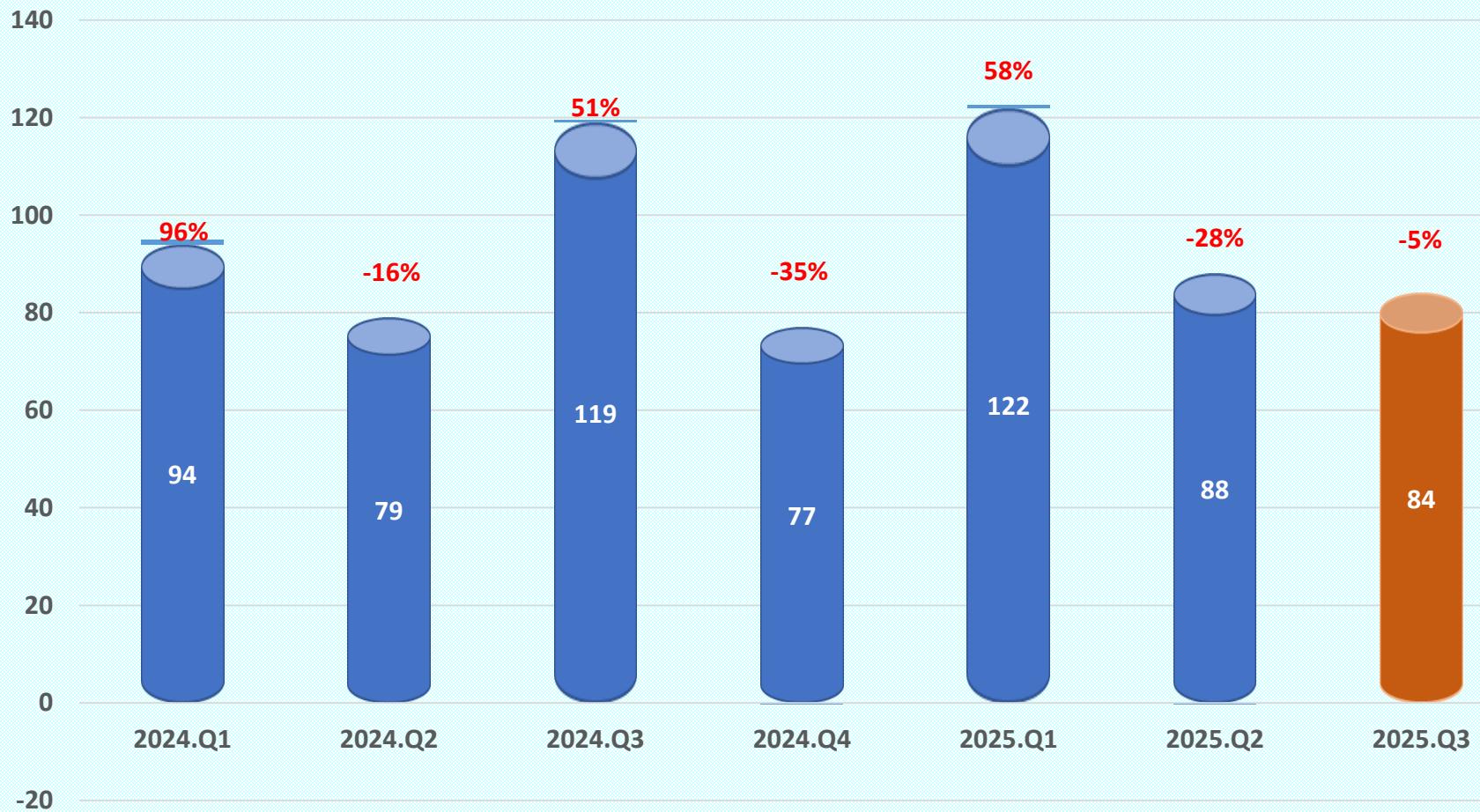


財務趨勢-營業淨利

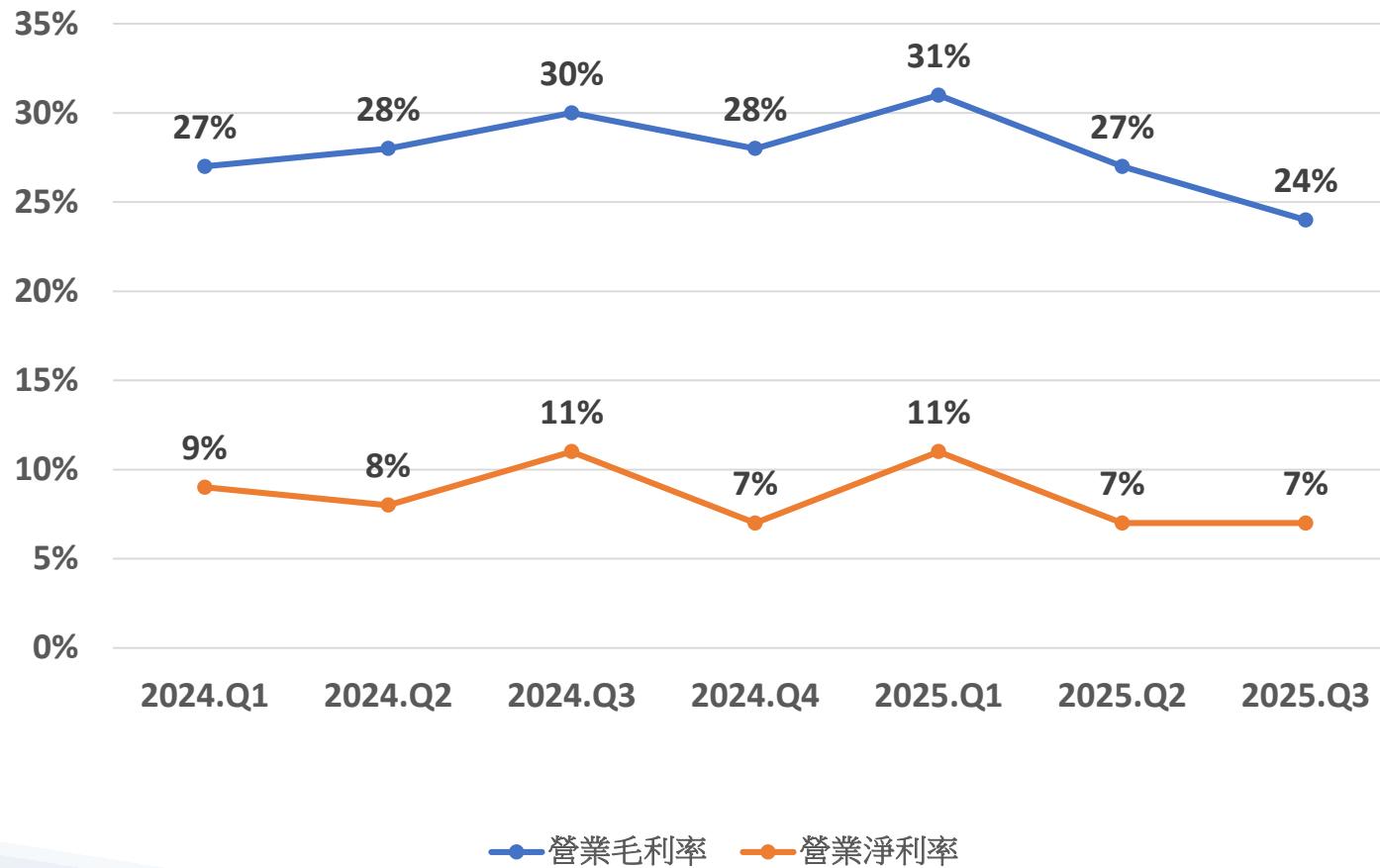


■ Million/NTD

營業淨利金額(OI)



財務趨勢—營業毛利率&營業淨利率

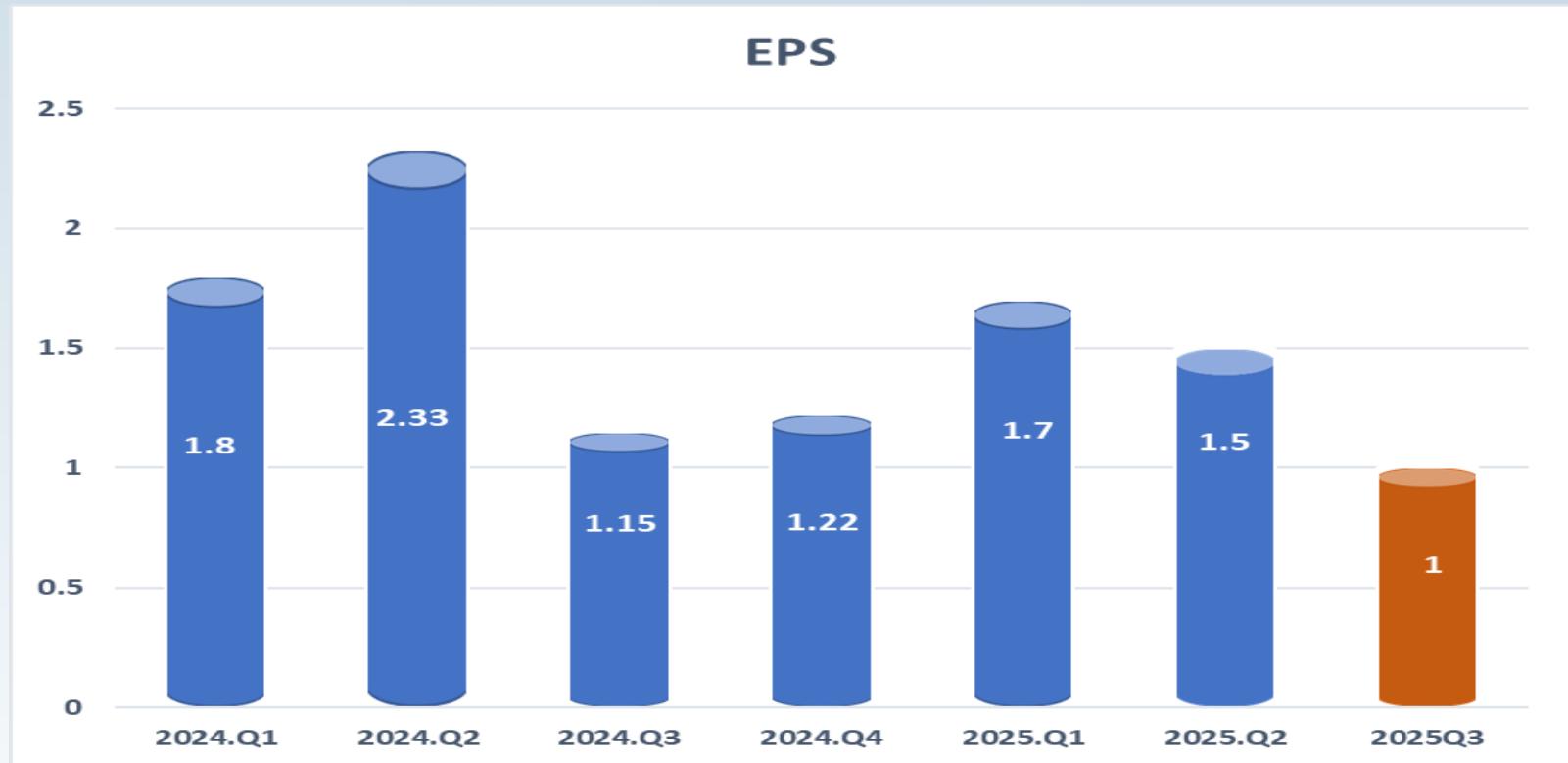


宜特 EPS

2024Q1 – 2025 Q3



單位：元



資產負債表重要科目摘要



單位：新台幣百萬元

Unit : In Millions of New Taiwan Dollars

	2025Q3		2025Q2		QoQ		2024Q3		YoY	
	amt	g%	amt	g%	amt	g%	amt	g%	amt	g%
現金及約當現金Cash and Equivalents	856	10%	793	9%	63	8%	798	10%	58	7%
應收帳款(含關係人)Notes and account receivable net	2,054	23%	1,792	21%	262	15%	1,641	20%	413	25%
採用權益法之投資Investments accounted for using equity method	753	8%	739	9%	14	2%	727	10%	26	4%
不動產、廠房及設備Property, plant and equipment	4,498	50%	4,477	52%	21	0%	3,987	50%	511	13%
資產總計Total Assets	8,977	100%	8,597	100%	380	4%	8,028	100%	949	12%
短期借款Short-term borrowings	844	9%	671	8%	173	26%	819	9%	25	3%
長期借款Long-term borrowings	2,598	29%	2,445	28%	153	6%	1,920	25%	678	35%
負債總計Total Liabilities	5,467	61%	5,146	60%	321	6%	4,549	57%	918	20%
權益總計Total Equity	3,510	39%	3,451	40%	59	2%	3,479	43%	31	1%

財務指標 Financial Benchmark



	2025.09.30	2025.6.30	QoQ	2024.09.30	YoY
應收帳款週轉天數 Days Sales Outstanding(DSO)	136	130	6	134	2
應付帳款週轉天數 Days Payable Outstanding(DPO)	34	35	(1)	26	8
流動比率 Current Ratio	120%	116%	4%	113%	7%



貳、SP0-現金增資說明

SP0-現金增資說明

- 1、董事會決議日期：114/08/07
- 2、總金額：新台幣120,000,000元
- 3、總股數：12,000,000股
- 4、計劃項目及預定資金運用進度

單位：新台幣仟元

計畫項目	預計完成日期	所需資金總額	預計資金運用進度
			114年第四季
償還銀行借款	114年第四季	1,200,000	1,200,000

預計可能產生效益



本公司本次計畫資金運用總額為新台幣1,200,000仟元，將全數用以償還銀行借款，若以本公司依擬償還之銀行借款利率設算，預計114年度及未來每年度分別將可節省利息支出約新台幣4,197仟元及25,183仟元，除可節省因支付利息支出之實際現金流出、減輕財務負擔外，亦能降低銀行借款依存度，增加資金靈活運用空間，並可改善財務結構，提升償債能力。

預計償還銀行借款與節省利息之明細

單位：新台幣仟元

貸款機構	利率(%)	契約期間	原貸款用途	原貸款金額	擬償還金額	節省利息支出	
						114年	未來年度
A銀行	2.23	1131128–1151128	營運週轉金	50,000	50,000	186	1,115
B銀行	2.15	1140115–1150115	營運週轉金	60,000	50,000	179	1,075
C銀行	2.165	1131122–1151122	營運週轉金	100,000	100,000	361	2165
D銀行	2.10	1130930–1150930	營運週轉金	100,000	100,000	350	2100
E銀行	2.10	1130930–1150930	營運週轉金	100,000	100,000	350	2100
F銀行	2.10	1141130–1151130	營運週轉金	450,000	450,000	1575	9450
G銀行	2.10	1140331–1160331	營運週轉金	100,000	100,000	350	2100
H銀行	2.085	1140529–1160531	營運週轉金	150,000	150,000	521	3128
I銀行	1.95	1140316–1150316	營運週轉金	100,000	100,000	325	1950
合計				1,210,000	1,200,000	4,197	25,183

改善財務結構並提升償債能力

單位：%

分析項目		114年第二季 (籌資前自結數)	114年第四季 (籌資前預估數) (註1)
財務結構	負債占資產比率	60.28	46.37
	長期資金占不動產、廠房及設備比率	138.26	141.62
償債能力	流動比率	117.45	125.07
	速動比率	113.78	121.16

資料來源：本公司114年第二季個體自結報表

註1：以本公司114年第二季個體自結報表為基礎，按本次募集資金完成後預計償還銀行短期借款150,000仟元及長期借款1,050,000仟元，合計償還銀行借款1,200,000仟元設算。

參、宜特科技兩項嶄新技術服務
「矽光子暨CPO驗證方案」與
「2奈米ALD新材料驗證平台」分享

宜特矽光子驗證

在積體電路（ Electrical Integrated Circuit，簡稱EIC）的世界，短路、開路、金屬遷移，是工程師每天要面對的課題。然而，當「光」也被整合進晶片，遊戲規則就完全不同了。

在矽光子積體光路（Photonic Integrated Circuit，簡稱PIC）的世界，要處理的不是電子，而是光子：耦合損耗、波導裂縫、散射與吸收，都可能成為隱形殺手。不再只檢查電流是否順利通過，而是要量測不同波長下的衰減（Insertion Loss）、偏振依賴性（PDL），甚至追蹤隱藏在波導裡的漏光點。在邁向 CP0（Co-Packaged Optics，共同封裝光學）的道路上，幾乎所有研發團隊都深有同感：前一步才剛突破設計，下一步卻又卡在測試或封裝。從漏光、光損，到可靠度與良率，每個環節出錯都可能拖慢進度。

從宜特實際接案經驗來看，依照製程順序，可歸納出五大痛點：

(一) PIC 前段驗證不足：

由於缺乏PIC晶片封裝前的 Pre-test 介面，加上 Die-to-Die對位精度難以掌握，往往導致後段整合良率下降。

(二) 光學元件可靠度驗證難以量化：

目前矽光子產品在可靠度驗證上存在兩大挑戰：

- 一：光電二極體Photodiode, PD，光檢測器）缺乏可程控、多通道的老化測試平台，導致其在高功率或長時間操作下的壽命特性難以量化。
- 二：光學元件在進行溫度循環、濕熱、震動或灰塵等可靠度試驗時，對於光損耗的變化缺乏明確數據，也讓研發團隊在長期可靠度驗證上面臨更大風險。

(三) 晶片切割 (Die Saw) 風險高：

對於 Low-K 材料的 PIC 晶片而言，切割過程容易產生邊緣崩裂(chipping) 與結構損傷，影響後續的可靠度與性能。

(四) 缺陷分析與 CP 測試困難：

光損熱點與漏光位置難以快速定位，而波導、耦合器、調變器等結構缺陷的分析亦缺乏精準工具。

(五) CPO 封裝挑戰嚴峻：

在 PIC、EIC 與 FAU 光纖陣列單元 (Fiber Array Unit) 的組裝過程中，封裝翹曲(warpage)問題常導致良率降低，成為工程師迫切需要突破的瓶頸。

宜特攜手策略夥伴打造全方位CP0解決方案

矽光子五大解決方案

1. 高速測試介面解決方案

- 設計與製作：包含 substrate + socket，支援 PIC flip chip on substrate 程。
- 完整測試介面：提供可靠的測試環境與樣品。
- 精準對位：Die-to-die alignment，高度還原實際應用狀況。

2. 光學元件 PD 老化測試

- 多通道設計：定電流/定電壓模組，可同時測多組 PD。
- 高功率支援：可程控雷射源，模擬高功率工作環境。
- 長期可靠度驗證：針對光老化、PD stress 提供完整解決方案。

3 一站式可靠度測試服務

- 提供全系列測試
 - TCT (Thermal Cycling Test)
 - TH (Temperature Humidity)
 - Shock / Vibration / Dust 測試
- Pass/Fail 評估標準：以 IL (Insertion Loss) 變化作為可靠性驗證依據。

4. PIC結構痛點解決方案

- Grating Coupler (GC)：精準對位、光損最小化、高功率熱管理。
- Waveguide (WG)：提供光損耗/散熱/光源材料限制的測試解決方
- 調變器(Modulator)：
 - PN 結構分析：SCM、DB-FIB、TEM（含 $0^\circ/45/90^\circ$ 切面指定）
 - 主動元件 PD：EFA（光電場分析）+結構/電性整合分析。

5. 組裝翹曲 (Warpage) 驗證

- 完整封裝觀測：模擬 FAU 從四邊附著在 PIC/EIC 上的過程。
- 翹曲量測：定量化 warpage 狀況，協助客戶改善封裝設計與可靠度

Summary

- 整合式驗證平台：從 substrate/socket 設計 → 光/電測試 → 可靠度驗證 → 結構分析，一站式服務。
- 解決業界痛點：針對光損耗、散熱、翹曲等 CPO 關鍵問題、提供標準化、可擴充的測試方案。

隨著 AI 伺服器與高速交換器需求飆升，業界將加速導入 CPO (Co-Packaged Optics) 與光電整合 (EIC+PIC) 的應用。宜特矽光子驗證一站式解決方案，從設計、光電測試、可靠度驗證到封裝挑戰，不僅協助客戶縮短研發時程，更確保每一步都有數據依據，少走彎路。

宜特攜手策略夥伴打造全方位CPO解決方案

「矽光子暨CPO驗證方案」，是宜特聚焦重心。董事長余維斌強調，矽光子已是資料中心降耗增效的核心技術，但生產瓶頸卡在光測速度緩慢，宜特也瞄準產業痛點、與策略夥伴打造「矽光子一站式量測驗證平台」，搶攻全球CPO(Co-Packaged Optics)與PIC(光子積體電路)量產大商機。

矽光子是AI伺服器規模化擴張的必然技術。隨著NVIDIA、Broadcom、AMD、Intel等科技大廠全面投入CPO，市場需求將呈爆發性成長，對量測驗證平台的整合成熟度要求也更高。

宜特啟動次2奈米世代原子層沉積材料 選材與驗證服務



半導體驗證分析廠商宜特宣布正式啟動次 2 奈米世代 ALD (Atomic LayerDeposition，原子層沉積) 新材料選材與驗證服務，進一步延伸至化學材料端的選材、鍍膜測試與品質確認。此舉使宜特不僅扮演晶片驗證夥伴，更成為材料廠商開發新配方的關鍵加速器。

晶圓代工大廠、IDM 廠在 2025年下半年，陸續在2奈米進入量產，均屬立體電晶體架構，對 ALD 設備與新材料需求大幅擴張。如何在複雜 3D 結構中均勻鍍膜，是最困難的一環。傳統 CVD (化學氣相沉積)與 PVD (物理氣相沉積) 在 3D 結構上均有限制。以 PVD 為例，透過蒸鍍或濺鍍方式，往往無法覆蓋內部深層區域；CVD 則因氣體反應速率過快，容易導致薄膜厚度不均。

宜特啟動次2奈米世代原子層沉積材料 選材與驗證服務

相較之下，ALD(Atomic Layer Deposition) 技術以「原子層逐層沉積」可精準控制膜厚，及其生成的薄膜具高均勻度及覆蓋性優異，被視為2奈米後之先進製程不可或缺的關鍵技術。但ALD 沉積速度慢、參數複雜，及其新材料反應條件的掌握尤為嚴苛。宜特推進ALD 新材料驗證平台，可協助材料商在開發階段完成鍍膜實驗，快速評估新材料薄膜的品質與一致性，縮短客戶開發週期。

目前業界 ALD 於製程段可用於製造高介電薄膜及相關先進電晶體（例如GAA/CFET），另外將 ALD 應用於試片製備時的保護層以避免樣品損傷，這已在 TEM 分析上的常規作法。然而，宜特的ALD 能力並不僅止於此，而是串接「材料選擇→鍍膜製程→薄膜分析→製程驗證」，協助化學材料商、晶片製造商與設備供應商完成新材料驗證與最佳化，提供更完整的產業鏈「材料端至晶片端」之間的分析驗證。

宜特啟動次2奈米世代原子層沉積材料 選材與驗證服務

未來半導體的突破不僅來自製程微縮，更仰賴新材料的導入。藉由ALD新材料驗證，將協助材料與設備供應鏈加速定義下一世代標準，成為推動次2奈米世代後的關鍵力量。且隨著半導體進入新材料時代，宜特透過 ALD新材料驗證平台服務，將持續拓展「晶片驗證 + 新材料驗證」雙軌成長曲線，為客戶提供差異化解決方案，亦將成為推動宜特後續營運新引擎。

Q & A